

Dispositivos fotónicos multi-función para implementar funcionalidades de puerta lógica y flip-flop en redes ópticas de conmutación de paquetes

Francisco Ramos, José Manuel Martínez, Raquel Clavero, Javier Martí
Centro de Tecnología Nanofotónica. Universidad Politécnica de Valencia.
Edificio G-8. Camino de Vera, s/n. 46022 Valencia
Tel.: 96 387 7740 – Fax: 96 387 7827
Correo Electrónico: framos@upvnet.upv.es

Resumen

Los interferómetros Mach-Zehnder activos (SOA-MZI) constituyen un dispositivo muy versátil para la implementación de las funciones típicas de los nodos de las redes ópticas de conmutación de paquetes, tales como reconocimiento de cabeceras, conmutación y enrutamiento de paquetes. Su capacidad para manejar señales en el dominio óptico permite eliminar las conversiones opto-electrónicas y alcanzar altas velocidades. En este artículo se presentan los principales resultados obtenidos en el marco del proyecto nacional MULTILOGIC, donde se propone el diseño y construcción de un circuito multi-función basado en SOA-MZIs que pueda trabajar simultáneamente como puerta lógica y flip-flop ópticos.

1. Introducción

La demanda de tráfico en las redes de telecomunicaciones está experimentando un crecimiento espectacular en los últimos años, lo cual provoca que gran parte de la infraestructura de red instalada quede obsoleta rápidamente y sea necesaria su sustitución por tecnologías fotónicas que permitan un mayor ancho de banda. En particular, la tendencia de las redes ópticas es a evolucionar a la conmutación de paquetes (optical packet switching, OPS), pues el tráfico de datos (principalmente Internet) supera día a día en mucho al tráfico de voz, y las redes basadas en conmutación de circuitos (SONET/SDH) no son las más adecuadas para manejar el gran tráfico de paquetes IP. En los nodos ópticos de conmutación de este tipo de redes, los paquetes de información se convierten al dominio electrónico para realizar las labores de procesado (lectura de cabeceras/etiquetas, toma de decisiones de encaminamiento, enrutado, etc.). Sin embargo, la conversión optoelectrónica de la información impone un “cuello de botella” y limita la velocidad de los datos y la capacidad de tráfico que puede manejarse, a la vez que aumenta el tiempo de tránsito. Se requieren pues tecnologías fotónicas que puedan procesar y enrutar los paquetes directamente en el dominio óptico, lo que se conoce comúnmente como “on fly processing”. Para este propósito, se necesitan dispositivos ópticos equivalentes que realicen estas funciones, principalmente puertas lógicas y flip-flops. Lo ideal sería que estos elementos se basaran en el mismo bloque funcional, pues ello facilitaría su completa integración y la tendencia hacia el llamado computador fotónico.

En el proyecto de investigación MULTILOGIC, financiado por el Ministerio de Educación y Ciencia (Referencia TEC2005-04554), se plantea el diseño, construcción y validación experimental de un

dispositivo multi-función completamente óptico que permita actuar como puerta lógica reconfigurable (NOT, AND, XOR, OR) o flip-flop. Para ello se propone el uso de interferómetros Mach-Zehnder con amplificadores ópticos de semiconductor (SOA-MZI), pues se trata de un circuito lo suficientemente versátil como para permitir realizar todas las funcionalidades que se pretenden con este proyecto de investigación. Hasta el momento, los primeros resultados obtenidos en el proyecto resultan muy prometedores, habiéndose demostrado las funcionalidades de puerta lógica XOR, correlador óptico, flip-flop y conmutador óptico sobre cabeceras de 10 Gbit/s y paquetes de 40 Gbit/s. En este artículo se describen en detalle estos experimentos junto con los principales resultados obtenidos.

2. Correladores basados en puertas lógicas XOR

2.1. SOA-MZI con realimentación

El montaje utilizado durante los experimentos se muestra en la Fig. 1a. Como puede verse en dicha figura, el dispositivo correlador se basa en un SOA-MZI con un bucle de realimentación externo [1-2]. Si se asegura que la ganancia del bucle de realimentación se encuentra cercana a la unidad, pero sin excederla, entonces se evita el efecto láser y cualquier tipo de distorsión de los pulsos. El prototipo SOA-MZI, integrado por CIP (The Centre for Integrated Photonics), se hizo funcionar en una configuración de contra-propagación, ya que los pulsos de control y las señales de datos se encuentran ambas a la misma longitud de onda. Como se observa en la Fig. 1a, el SOA-MZI tiene cuatro puertos de entrada/salida a cada lado. Los acopladores del MZI son de -3 dB, mientras que los SOAs se caracterizan por una longitud de 2 mm, una ganancia de 20 dB y un tiempo de recuperación de

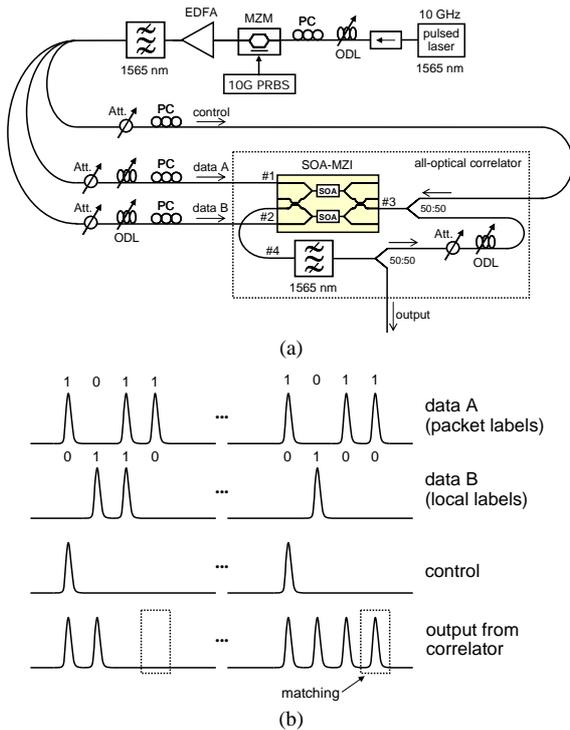


Fig. 1: (a) Montaje experimental del correlador óptico y (b) principio de funcionamiento.

25 ps. Con el fin de simplificar el montaje experimental, las señales de control y de datos se generaron a partir de la misma fuente óptica mediante divisores y líneas de retardo. En este caso, la fuente óptica de pulsos era un láser de fibra a 1565 nm, el cual generaba un tren de pulsos de 2,5 ps (FWHM) con una frecuencia de repetición de 10 GHz. Posteriormente, este tren de pulsos se modulaba externamente en un Mach-Zehnder utilizando la salida de 10 Gbit/s de un generador de PRBS y se amplificaba con un EDFA. Los estados de polarización de todas las señales a la entrada del SOA-MZI se controlaron para asegurar un funcionamiento óptimo. Adicionalmente, la sincronización entre los pulsos de control y de datos resulta clave para el correcto funcionamiento del correlador, lo cual se consiguió mediante líneas de retardo ópticas ajustables.

El principio de funcionamiento del subsistema se explica a continuación. El SOA-MZI actúa como una puerta lógica XOR, realizando la comparación bit a bit entre las dos palabras de datos de entrada a los puertos #1 y #2, mientras que el bucle de realimentación proporciona la memoria necesaria para recordar el resultado de las comparaciones entre bits previos. La señal de control consiste en un pulso óptico introducido a través del puerto #3 que habilita el funcionamiento de la puerta XOR y el comienzo de la comparación entre ambas palabras de datos. Si el primer bit de sendas palabras de datos es distinto (“0” y “1” ó “1” y “0”), entonces se obtiene un pulso en el puerto de salida #4 del SOA-MZI. Tras ser atenuado, filtrado y retardado de forma conveniente, este pulso se sincroniza con los

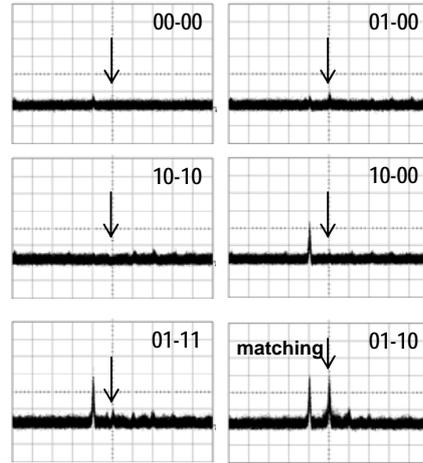


Fig. 2: Salida del correlador para diferentes combinaciones de palabras de datos de 2 bits.

siguientes bits a comparar y se introduce de nuevo por el puerto #3 del SOA-MZI como señal de control. A la salida del SOA-MZI se obtienen pulsos ópticos sucesivamente mientras ambos bits a comparar sean distintos. Pero si cualquier comparación falla (“0” y “0” ó “1” y “1”), entonces la puerta lógica se inhibe a partir de este momento y ya no se obtiene ningún pulso óptico a su salida. De este modo, muestreando el último bit a la salida del SOA-MZI se consigue realizar la siguiente función lógica:

$$S = \begin{cases} 0, & \text{si } A = B \\ 1, & \text{si } A \neq B \end{cases} \quad (1)$$

donde A y B son las secuencias de datos de entrada.

De acuerdo con (1), se demuestra que este circuito puede utilizarse como correlador óptico para implementar funcionalidades de reconocimiento de direcciones en enrutadores fotónicos. Para este fin, el complemento a uno de la dirección local se introduce como una de las dos palabras de datos, mientras que la otra es la etiqueta o cabecera del paquete. Si la cabecera del paquete coincide con la dirección local, entonces se obtiene un pulso de salida en la última posición de bit. Precisamente este principio de funcionamiento se representa de forma esquemática en la Fig. 1b.

En la práctica, interesa que la longitud del bucle de realimentación sea mínima, ya que es ésta la que limita la tasa de bit que se le puede aplicar al correlador. Sin embargo, a 10 Gbit/s esto sólo se puede conseguir por medio de un dispositivo completamente integrado. Dado que en el laboratorio se emplearon latiguillos de fibra para el bucle de realimentación, fue necesaria la utilización de secuencias de datos repetitivas, de tal forma que la señal de control se sincronizara con una palabra de datos posterior en el tiempo.

Para la verificación experimental se utilizaron todas las combinaciones posibles de secuencias de 2 bits.

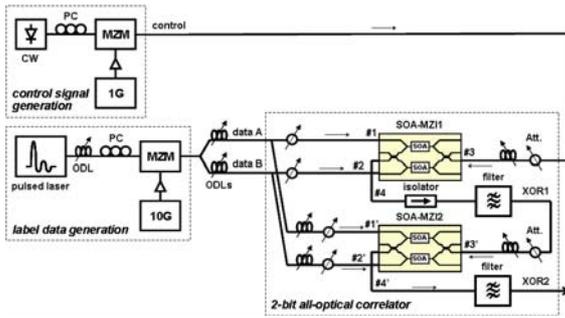


Fig. 3. Montaje experimental del correlador de 2 bits.

La Fig. 2 muestra algunos de los resultados obtenidos. En concreto, cada cuadro se corresponde con la señal obtenida a la salida del SOA-MZI para una combinación específica de secuencias de entrada. Como se puede observar en dicha figura, el principio de funcionamiento del correlador se corresponde con el descrito previamente. El último bit de la secuencia de salida (marcado con la flecha) permite identificar si las dos secuencias originales son iguales. Por ejemplo, este es el caso al comparar las secuencias de entrada [0 1] y [1 0], ya que una de ellas debe introducirse en complemento a 1. La relación de extinción obtenida a la salida fue de 6 dB.

Si bien los resultados prueban la correcta funcionalidad del dispositivo a la hora de comparar secuencias, es previsible que las prestaciones aumenten notablemente utilizando un dispositivo integrado que reduzca la longitud total del bucle de realimentación. Para obtener retardos tan pequeños como 100 ps (que se corresponde con operaciones a 10 Gbit/s) se necesitan radios de curvatura muy pequeños. Éstos se pueden conseguir mediante guíasondas de sílice de alto índice (radios de 1 mm) u otras tecnologías de fabricación que alcanzan radios inferiores a 10 μm (*deep/shallow double etching process* [3]).

2.2. SOA-MZIs en cascada

Como alternativa a la arquitectura de SOA-MZI con realimentación, y como solución a las limitaciones que plantea la longitud del bucle de realimentación, también se ha propuesto una nueva configuración de correlador basada en SOA-MZIs en cascada [4]. El principio de funcionamiento del correlador es muy similar al de la arquitectura anterior. En este caso, el número de dispositivos SOA-MZI que se requieren coincide con el número de bits de las palabras de datos a comparar, por lo que la escalabilidad de la arquitectura es limitada.

El montaje experimental se muestra en la Fig. 3. La principal diferencia es que ahora se utilizan dos SOA-MZI dispuestos en serie, permitiendo la comparación de palabras de datos de 2 bits. Los resultados experimentales obtenidos pueden verse en la Fig. 4. En concreto, se utilizaron cuatro combinaciones de datos: 1) $A=[0\ 0]$, $B=[0\ 1]$, 2)

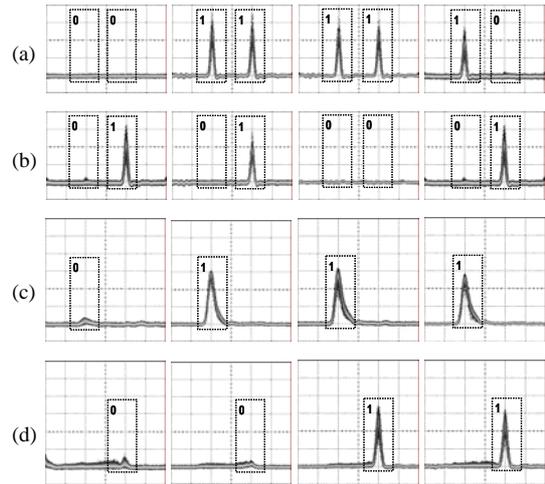


Fig. 4: Resultados experimentales: (a) data A, (b) data B, (c) XOR1 y (d) XOR2. (50 ps/div)

$A=[1\ 1]$, $B=[0\ 1]$, 3) $A=[1\ 1]$, $B=[0\ 0]$, y 4) $A=[1\ 0]$, $B=[0\ 1]$. La salida del primer SOA-MZI (XOR1) es el resultado de realizar la operación XOR entre los primeros bits de cada secuencia, mientras que la salida del segundo SOA-MZI (XOR2) se corresponde con la función lógica dada por (1). Las potencias ópticas de pico a la salida de la primera y de la segunda etapa son de 4,5 mW y 5 mW, respectivamente. A la salida del correlador se obtuvieron relaciones de extinción de 13 dB y anchuras de pulso de 12,8 ps (FWHM).

Las prestaciones de la arquitectura dependen del número de etapas. Los resultados de simulación demuestran que la relación de extinción se reduce a medida que aumenta el número de bits a comparar [5], debido principalmente a la acumulación de ruido ASE que introducen los SOA. Así pues, existe un número máximo de bits a comparar en función del nivel de ruido ASE y de las prestaciones deseadas.

3. Flip-flop óptico

Otro de los dispositivos que se ha demostrado experimentalmente es el flip-flop óptico basado en SOA-MZI con realimentación [6-7]. La arquitectura del mismo se muestra en la Fig. 5a. En el puerto #1 del SOA-MZI se inyecta una señal óptica de onda continua. Tanto el acoplador de entrada al interferómetro como el de salida generan un desfase de $\pi/2$ entre las dos ramas del MZI. Por lo tanto, en ausencia de otras señales de entrada, no se obtiene señal en el puerto #2 del SOA-MZI como consecuencia de la interferencia destructiva en el acoplador de salida. Como se observa en la Fig. 5a, el puerto #2 está interconectado mediante un bucle de realimentación con la rama inferior del MZI. Cuando hay interferencia destructiva en el puerto #2, no se propaga señal en sentido horario a través del bucle de realimentación, excepto el ruido ASE de los SOA. En cambio, en el puerto #5 que es la salida del flip-flop tenemos interferencia

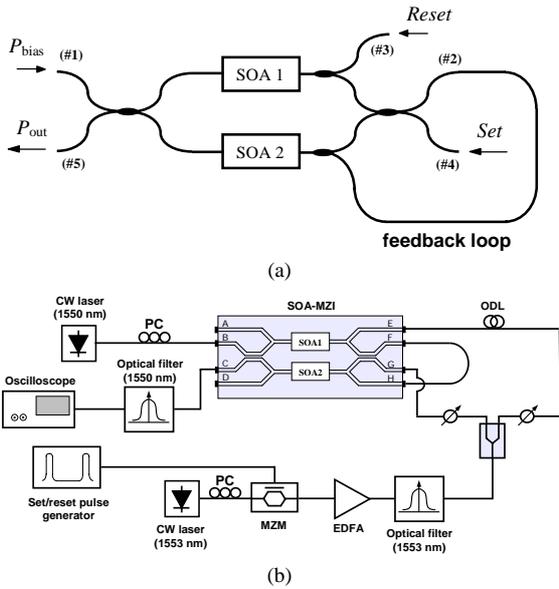


Fig. 5: (a) Esquema del flip-flop óptico y (b) montaje experimental.

constructiva. Por lo tanto, inicialmente el flip-flop se encuentra en estado “alto”.

Si ahora se inyecta un pulso de “reset” por el puerto #3, el pulso llega al SOA1 y reduce su densidad de portadores y su ganancia. El SOA-MZI ya no está balanceado y la señal de onda continua experimenta diferentes ganancias y desfases al atravesar ambas ramas del MZI. Esto genera una potencia de salida por el puerto #2 que se propaga por el bucle de realimentación hacia el SOA2, modificando también su densidad de portadores. Este cambio en la densidad de portadores del SOA2 se mantiene gracias a la señal en sentido horario que circula por el bucle de realimentación cuando el pulso de reset desaparece. De esta forma, el flip-flop alcanza el estado “bajo”. En cambio, cuando se inyecta un pulso de “set” por el puerto #4, llega al SOA1 y al SOA2 simultáneamente, reduciendo sus densidades de portadores y ganancias ópticas. Si la energía de este pulso es lo suficientemente grande, las densidades de portadores de ambos SOAs se igualan y tiene lugar un cambio de estado del flip-flop. El SOA-MZI está nuevamente balanceado y en el puerto #2 no se obtiene potencia de salida. Por lo tanto, el flip-flop vuelve a su estado “alto” en el puerto #5.

En la Fig. 5b se representa el montaje experimental utilizado para validar el funcionamiento del flip-flop. La señal de salida de un láser de onda continua a 1550 nm se inyectó a través de un controlador de polarización por el puerto B del SOA-MZI. Para generar las señales de control (set y reset) se utilizó un modulador Mach-Zehnder (MZM). Este MZM modulaba externamente otra señal de onda continua con los pulsos eléctricos procedentes de un generador de forma de onda arbitrario. A la salida del MZM se amplificaron los pulsos ópticos hasta alcanzar un nivel apropiado y posteriormente se

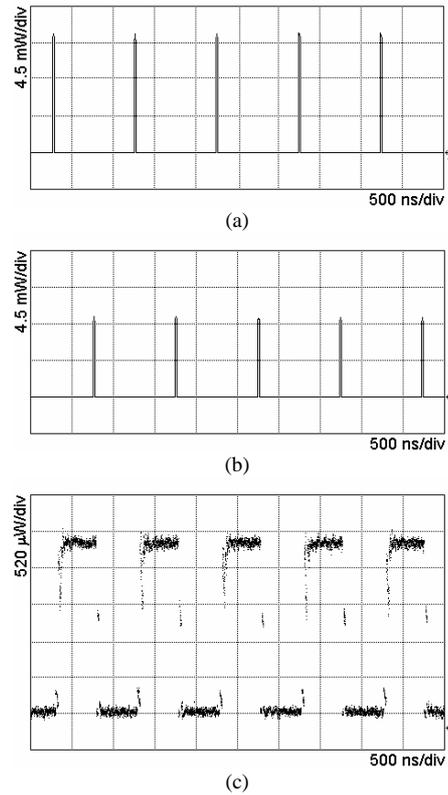


Fig. 6: Resultados experimentales: (a) pulsos de set, (b) pulsos de reset y (c) salida del flip-flop.

filtraron para reducir el ruido ASE del EDFA. Por último, esta señal pulsada se dividió empleando un acoplador óptico de -3 dB y se retardó y atenuó conveniente para alimentar el SOA-MZI. Los pulsos de reset se aplicaron al puerto E, mientras que los pulsos de set se aplicaron al puerto G del SOA-MZI. Como muestra la Fig. 5b, un bucle de realimentación conecta los puertos F y H del SOA-MZI para conseguir la funcionalidad del flip-flop. Este bucle debería ser tan corto como fuera posible para proporcionar un correcto funcionamiento [6]. En la práctica, esto puede conseguirse mediante la integración óptica del dispositivo completo, si bien durante los experimentos la longitud del bucle fue de unos 3 m debido a que se realizó interconectando los latiguillos externos de 1,5 m. Con las tecnologías de integración actuales, serían factibles energías de pulso inferiores a 2 pJ y tiempos de respuesta inferiores a 1 ns [11]. Finalmente, la salida del flip-flop se midió filtrando ópticamente la señal del puerto C del SOA-MZI a 1550 nm y usando un osciloscopio para visualizar las trazas ópticas.

Los resultados experimentales se representan en la Fig. 6, donde se observa claramente el comportamiento dinámico de conmutación del flip-flop. Las potencias medias de los pulsos set y reset con una duración de 16,52 ns y un período de repetición de 995 ns, fueron de 14,15 y 9,8 mW, respectivamente. Por otro lado, a la salida del flip-flop se midieron potencias medias de 228 μ W y 2,68 mW para los estados “bajo” y “alto”,

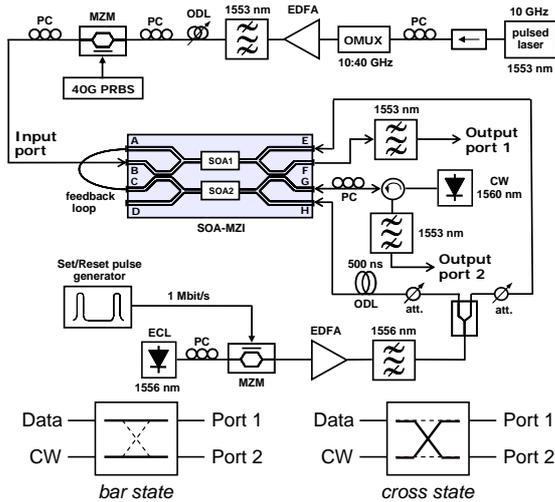


Fig. 7: Montaje experimental del conmutador óptico de paquetes.

respectivamente, que corresponde a una relación de contraste de 11 dB aproximadamente.

Las prestaciones del flip-flop vienen determinadas principalmente por la eficiencia de la modulación de fase cruzada en los SOAs, así como por los niveles de ruido ASE. Si la señal pulsada a la salida del flip-flop tiene suficiente energía, entonces estos pulsos se pueden utilizar para alimentar otro dispositivo SOA-MZI en una configuración en cascada. En este caso, los anchos-energías de los pulsos de salida se pueden ajustar mediante el retardo entre los pulsos de set/reset hasta conseguir el funcionamiento deseado. Por último, debe destacarse que los anchos de los pulsos de set/reset también influyen en el tiempo de respuesta del flip-flop.

4. Conmutador óptico

La arquitectura de flip-flop óptico basada en SOA-MZI con realimentación incorpora funcionalidades adicionales. En especial, el dispositivo permite la conmutación transparente de una señal de datos de entrada en función del estado del flip-flop [8]. Para demostrar esta capacidad se preparó el montaje experimental de la Fig. 7. Básicamente, se trata de un montaje muy similar al de la Fig. 5b, pero donde ahora se introduce simultáneamente una señal de datos por el puerto B del SOA-MZI y el bucle de realimentación se cierra entre los puertos A y C.

El principio de funcionamiento del conmutador se describe a continuación. Suponiendo que la potencia de la señal de datos que entra al SOA-MZI es mucho menor que la portadora de onda continua, los paquetes de datos pueden pasar a través del conmutador óptico de forma transparente y ser encaminados a un puerto de salida específico dependiendo del estado del flip-flop. En estas condiciones, un pulso de set cambia el dispositivo al estado “bar” (Fig. 7), por lo que la señal que entra por el puerto B del SOA-MZI se conmuta al puerto F (puerto de salida 1). Por otra parte, un pulso de

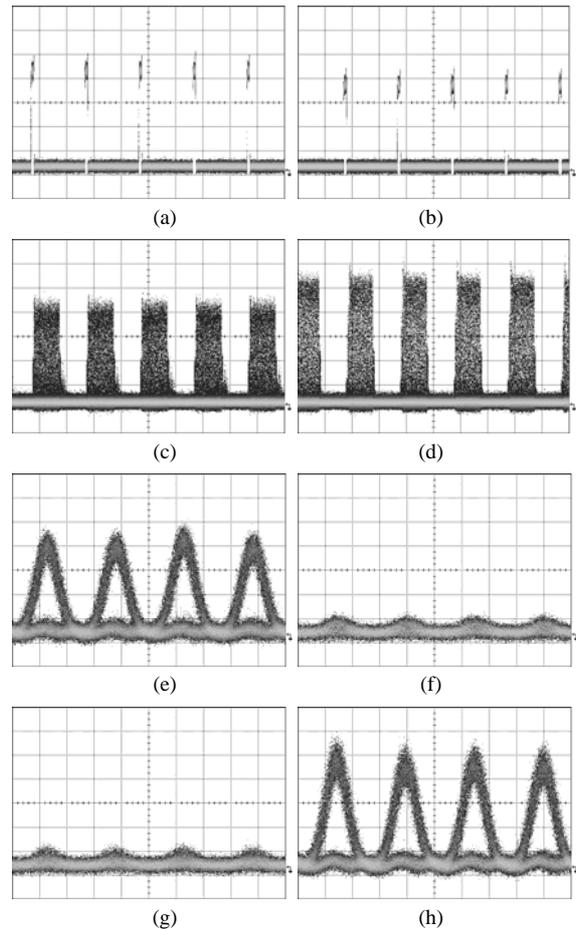


Fig. 8: Resultados experimentales de conmutación dinámica a 40 Gbit/s: (a) pulsos de set, 500 ns/div, (b) pulsos de reset, 500 ns/div, (c) puerto de salida 1, 500 ns/div, (d) puerto de salida 2, 500 ns/div, (e) puerto de salida 1, estado “bar”, 10 ps/div, (f) puerto de salida 2, estado “bar”, 10 ps/div, (g) puerto de salida 1, estado “cross”, 10 ps/div, y (h) puerto de salida 2, estado “cross”, 10 ps/div.

reset cambia el dispositivo al estado “cross” (Fig. 7) y la señal de datos se conmuta al puerto G (puerto de salida 2). La portadora de onda continua y la señal conmutada se separan en el puerto G por medio de un circulator óptico. Adicionalmente, la señal de datos se recupera en los puertos de salida empleando sendos filtros ópticos a 1553 nm.

En la Fig. 8 se muestra el funcionamiento dinámico del conmutador, donde se han representado las señales medidas en cada puerto de salida. Como se observa en la Fig. 8, los paquetes de datos que entran al conmutador se encaminan alternativamente a cada uno de los puertos de salida (Fig. 8c y 8d) en función del estado del conmutador que se controla con los pulsos de set y reset (Fig. 8a y 8b). Los tiempos de subida y de bajada del conmutador fueron de 66 ns y 33 ns, respectivamente. Estos tiempos de conmutación tan elevados se deben a la longitud del bucle de realimentación, pero pueden reducirse teóricamente a menos de 1 ns por medio de integración óptica [12]. La potencia de pico de la señal de datos medida a la entrada fue de 4 mW,

mientras que en los puertos de salida 1 y 2 se midieron potencias de pico de 1 y 1,1 mW, respectivamente. En el estado “bar”, la señal de datos de entrada se conmuta al puerto 1 (Fig. 8e), no obteniéndose señal en el puerto 2 (Fig. 8f). En cambio, en el estado “cross” la señal de datos se conmuta al puerto 2 (Fig. 8h), no obteniéndose señal de datos en el puerto 1 (Fig. 8g). Durante los experimentos, se midieron relaciones de contraste on/off en los puertos de salida 1 y 2 de 9,25 y 9,4 dB, respectivamente. La relación de contraste on/off se define como la relación entre la potencia de señal en el estado “bar” y la potencia de señal en el estado “cross” en el mismo puerto de salida. Adicionalmente, el ancho de pulso en los puertos de salida fue de 9,5 ps (FWHM).

Por último, las prestaciones del conmutador se evaluaron mediante medidas de la tasa de error de bit a 40 Gbit/s en configuración estática. Concretamente, se obtuvo una penalización de potencia inferior a 2 dB para una BER = 10^{-9} .

5. Conclusiones

El SOA-MZI ha demostrado ser un dispositivo eficiente y versátil para la implementación de funciones típicas de los nodos de conmutación de redes ópticas de paquetes [9]. En concreto, en este artículo se han presentado resultados experimentales de las funcionalidades de puerta lógica XOR, correlador óptico, flip-flop y conmutador óptico sobre señales de 10 y 40 Gbit/s. Estos resultados se han obtenido en el marco del proyecto de investigación MULTILOGIC, cuyo principal objetivo es el diseño, construcción y validación experimental de un dispositivo multi-función completamente óptico que permita actuar como puerta lógica reconfigurable y flip-flop.

Agradecimientos

Agradecemos al Ministerio de Educación y Ciencia la concesión del proyecto MULTILOGIC (Ref. TEC2005-04554), cofinanciado por el FEDER.

Referencias

- [1] J. M. Martínez, F. Ramos, J. Martí, J. Herrera, R. Llorente, “All-optical N-bit XOR gate with feedback for optical packet header processing”, ECOC’2002, paper We-P.08, Copenhagen, 2002.
- [2] J. M. Martínez, J. Herrera, F. Ramos, J. Martí, “All-optical correlation employing a single logic XOR gate with feedback”, Electron. Lett., vol. 42, no. 20, pp. 1170-1171, 2006.
- [3] M. T. Hill, T. de Vries, H. J. S. Dorren, X. J. M. Leijtens, J. H. C. van Zantvoort, J. H. den Besten, E. Smalbrugge, Y. S. Oei, J. J. M. Binsma, G. D. Khoe, and M. K. Smit, “Integrated two-state AWG-based multiwavelength laser”, IEEE Photon.

Technol. Lett., vol. 17, no. 5, pp. 956-958, 2005.

- [4] J. M. Martínez, J. Herrera, F. Ramos, and J. Martí, “All-optical address recognition scheme for label-swapping networks”, IEEE Photon. Technol. Lett., vol. 18, no. 1, pp. 151-153, 2006.
- [5] J. M. Martínez, F. Ramos, and J. Martí, “All-optical packet header processor based on cascaded SOA-MZIs”, Electron. Lett., vol. 40, no. 14, pp. 894-895, 2004.
- [6] R. Clavero, F. Ramos, J. M. Martínez, and J. Martí, “All-optical flip-flop based on a single SOA-MZI”, IEEE Photon. Technol. Lett., vol. 17, no. 4, pp. 843-845, 2005.
- [7] R. Clavero, F. Ramos, and J. Martí, “All-optical flip-flop based on an active Mach-Zehnder interferometer with a feedback loop”, Opt. Lett., vol. 30, no. 21, pp. 2861-2863, 2005.
- [8] R. Clavero, K. Schulze, J. M. Martínez, J. Herrera, F. Ramos, J. Martí, “All-optical self-routing packet switch based on active Mach-Zehnder interferometer latching circuit”, ECOC’2006, paper We3.P.89, Cannes, 2006.
- [9] F. Ramos, E. Kehayas, J. M. Martínez, R. Clavero, J. Martí, L. Stampoulidis, D. Tsiokos, H. Avramopoulos, J. Zhang, P. V. Holm-Nielsen, N. Chi, P. Jeppesen, N. Yan, I. Tafur Monroy, A. M. J. Koonen, M. T. Hill, Y. Liu, H. J. S. Dorren, R. Van Caenegem, D. Colle, M. Pickavet, and B. Ripsati, “IST-LASAGNE: Towards all-optical label swapping employing optical logic gates and optical flip-flops”, J. Lightwave Technol., vol. 23, no. 10, pp. 2993-3011, 2005.